

概説

原子核、物理学実験用に開発されました TPC 検出器読み出し用専用基板です。

最小限の回路部品で16チャンネルアナログ信号の増幅・成形を実現し、

40MHz フラッシュ ADC によりデジタルデータに変換されます。

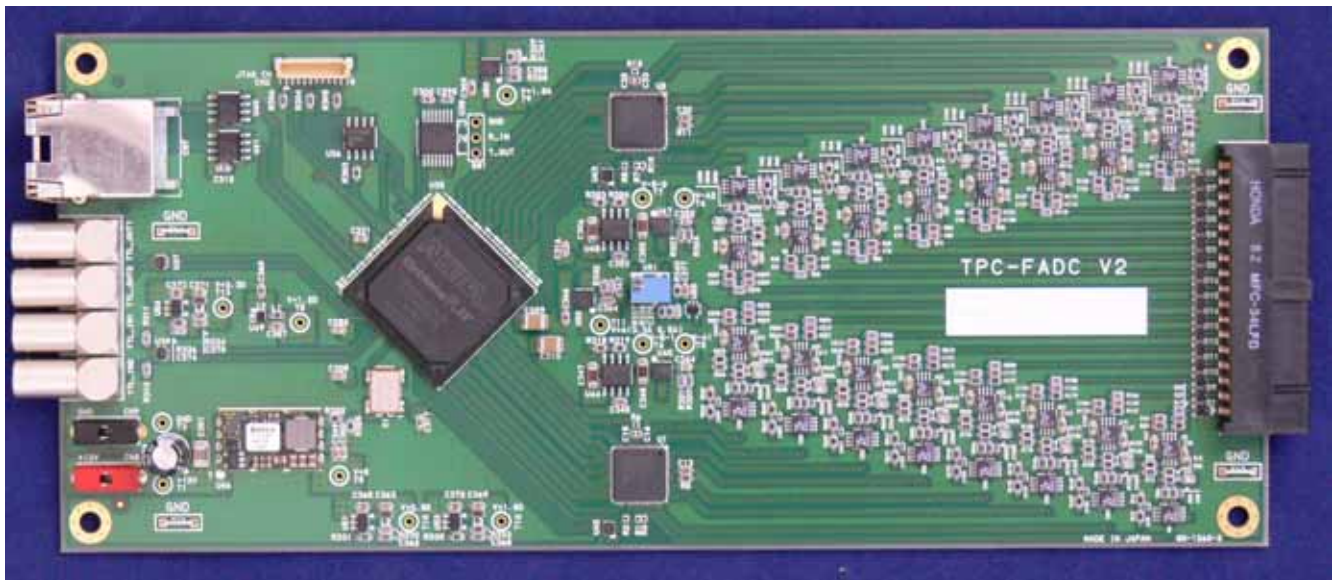
Altera 製 FPGA によりデジタルデータの処理が可能で、また回路の制御及び外部との通信が行えます。

フロントエンド部のアナログ回路はオフセット電圧調整可能です

バックエンド部には RJ-45 コネクターにより 2Tx/2Rx の LVDS I/O、

LEMO コネクターによる 2Tx/2Rx の TTL I/O、3-pin header による RS232C I/O を有する。

+12V の単一電源で動作可能です。



仕様

配線基板素材：FR4 材

層数：6 層プリント配線基板

基板面処理：特殊金メッキ処理済み (NI+AU)

板厚：1.6mm

サイズ：200x86 mm