

概説

高エネルギー物理学実験用に製作されたドリフトチューブ検出器フロントエンド基板です。
LHC-ATLAS 実験のドリフトチューブ検出器用に開発された信号読み出し回路基板です。



特徴：

チャンネル数：24 チャンネル分
基板サイズ：112.9 mm x 92.71 mm

部品配置図面

搭載機能素子

- 8 チャンネル ASD チップ (LHC-ATLAS 実験スペアチップ) 3 個
- Xilinx 社 Kintex-7 FPGA (TDC 実装用) 1 個
- モニタ用 LED 8 個

I/O 部素子

- ドリフトチューブ検出器信号入力コネクタ 89898-308LF 3 個 (裏面)
- LVDS 入出力・電源供給コネクタ 5-104549-6 1 個 (表面)
- SFP+規格入出力コネクタ 10122424-101LF 1 個 (表面)
- SMA クロック入力コネクタ 5-1814832-1 2 個 (表面)
- Xilinx 社 Kintex-7 FPGA 回路実装用コネクタ 87831-1420 1 個
- 使用電源：4V